



## (12)发明专利申请

(10)申请公布号 CN 107038994 A

(43)申请公布日 2017.08.11

(21)申请号 201710409172.8

(22)申请日 2017.06.02

(71)申请人 南京迈智芯微光电科技有限公司

地址 210006 江苏省南京市秦淮区牵牛巷  
16号

(72)发明人 季渊 刘万林 黄舒平

(74)专利代理机构 上海旭诚知识产权代理有限公司 31220

代理人 郑立

(51)Int.Cl.

G09G 3/32(2016.01)

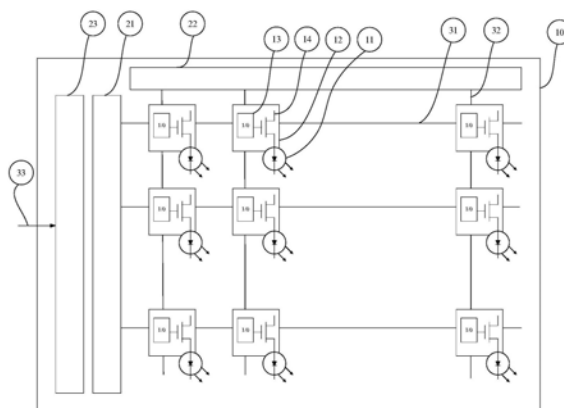
权利要求书1页 说明书6页 附图6页

### (54)发明名称

一种数字驱动的半导体显示器件

### (57)摘要

本发明公开了一种数字驱动的半导体显示器件,至少包含硅基底以及制作于硅基底上呈阵列排布的微发光二极管,且:微发光二极管至少包含第一电极、多层非有机化合物和第二电极,像素电路至少包含二值存储单元和驱动晶体管,驱动晶体管为N型或P型金属-氧化物半导体场效应晶体管,仅工作于开通或关断两种状态;微发光二极管的一端连接至驱动晶体管的源极或漏极,另一端连接至电源、地或负电源;微发光二极管的发光亮度与驱动晶体管在单位时间内的开通时间成正比,显示器的灰度产生方式为数字脉宽调制,数字脉宽调制的方式为子场或子空间;二值数字存储单元位于第一电压区,驱动晶体管位于第二电压区。



1. 一种数字驱动的半导体显示器件,其特征在于,至少包含硅基底以及制作于硅基底上呈阵列排布的微发光二极管,且:

所述硅基底中集成了像素电路,用于驱动所述微发光二极管,所述像素电路包含金属-氧化物半导体场效应晶体管;

所述微发光二极管至少包含第一电极、多层非有机化合物和第二电极,所述非有机化合物由Ga、As、In、Al、Se、Zn、Si、P、N或C元素构成且可掺杂;

所述像素电路至少包含二值存储单元和驱动晶体管,所述驱动晶体管为N型或P型金属-氧化物半导体场效应晶体管,仅工作于开通或关断两种状态;

所述微发光二极管的一端连接至驱动晶体管的源极或漏极,另一端连接至电源、地或负电源;

所述微发光二极管的发光亮度与所述驱动晶体管在单位时间内的开通时间成正比,显示器的灰度产生方式为数字脉宽调制,所述数字脉宽调制的方式为子场或子空间;

所述二值数字存储单元位于第一电压区,所述驱动晶体管位于第二电压区;

所述硅基底中还集成了行驱动电路和列驱动电路,用于产生像素电路的数字脉宽信号;

所述硅基底中还集成了接口电路,用于接受输入视频信号。

2. 根据权利要求1所述的半导体显示器件,其特征在于,所述微发光二极管为水平结构或垂直结构,通过蒸发、溅射、剥离、刻蚀、CVD、键合、批量转移或打印工艺制作于硅基底上。

3. 根据权利要求1所述的半导体显示器件,其特征在于,所述微发光二极管之间的间距不大于 $20\mu\text{m}$ ,当驱动晶体管处于开通状态时,流过单个微发光二极管的电流为 $0.1\mu\text{A}$ 至 $30\mu\text{A}$ 。

4. 根据权利要求1所述的半导体显示器件,其特征在于,所述微发光二极管为一种单色器件或全彩器件。

5. 根据权利要求1或4所述的半导体显示器件,其特征在于,所述微发光二极管具有至少一个公共电极,所述公共电极为阳极或阴极。

6. 根据权利要求1所述的半导体显示器件,其特征在于,所述二值数字存储单元为动态存储器或静态存储器,所述动态存储器包含电容和至少一个选通晶体管,所述静态存储器不包含寄生电容除外的电容且至少包含一个双稳态电路。

7. 根据权利要求1所述的半导体显示器件,其特征在于,所述第一电压区不高于 $3.3\text{V}$ ,所述第二电压区不高于 $5\text{V}$ 。

8. 根据权利要求1所述的半导体显示器件,其特征在于,所述行驱动电路采用顺序方式依次使各行的行选通信号有效,或采用随机方式使任意行的行选通信号有效,所述随机方式作为一种符合分形规律的方式。

9. 根据权利要求1所述的半导体显示器件,其特征在于,所述列驱动电路采用移位寄存方式接受数据,位于像素阵列的单边或双边。

10. 根据权利要求1所述的半导体显示器件,其特征在于,所述接口为一种传输数字电平信号或低压差分信号的电路,所述低压差分信号为通过两个引脚上的电压差值来表示数据的信号。

## 一种数字驱动的半导体显示器件

### 技术领域

[0001] 本发明涉及半导体显示器件领域,尤其涉及到一种基于数字驱动的微发光二极管半导体显示器件。

### 背景技术

[0002] 基于非有机发光材料的发光二极管(LED)显示技术已经广泛用于各行各业。现有LED多以蓝宝石为基底,单像素间距为100微米以上,主要用于中大尺寸屏幕。在穿戴式近眼显示和投影显示领域,希望采用物理面积更小、集成度更高、分辨率更大的显示器。现有以单晶硅为基底的LED微型显示器仍处于实验阶段,像素间距为30微米以上,不能很好满足上述需求。进一步地,现有硅基LED驱动技术沿用硅基液晶(LCOS)或硅上有机发光(OLEDoS)技术,通过集成于单晶硅基底中的驱动电路,尤其是数模转换器将显示数据以电压或电流的形式存储于像素电路的电容上,显示器的发光亮度与电容电压大小成正比。像素面积进一步减小,在有限面积约束下较难精确控制像素电压或电流的精度以及显示像素的均发光均匀性。

### 发明内容

[0003] 针对已有技术存在的缺陷,本发明提供了一种半导体显示器件,解决了四个关键技术点:第一,本发明提供了一种采用数字脉宽调制方式驱动的微发光二极管驱动电路,比现有采用以模拟电压或电流方式驱动的微发光二极管驱动电路具有电路简单、速度快、刷新率高、精度高、衰减少等特点;第二,本发明针对于微发光二极管较液晶显示器和有机发光二极管显示器电流更大的特点,提供一种双电压域的驱动方案,使数字存储单元工作于低电压区,驱动晶体管工作于高电压区,大幅降低电路功耗,可减轻微发光二极管显示器的由于功耗大引起的散热问题,减小系统成本。第三,针对本发明的数字驱动特点,可以设计一种数字驱动方式的像素电路,可以大幅减少驱动电路面积,在有限像素面积下相比对现有硅基液晶和硅基有机发光二极管显示器可提供更高电流,更容易达到高分辨率,且减少基板芯片电路面积成本。第四,采用低压差分传输接口,增大了数据传输量,降低接口功耗,同时避免信号干扰问题。

[0004] 为达到上述目的,本发明采用下述的技术方案:

[0005] 一种数字驱动的半导体显示器件,至少包含硅基底以及制作于硅基底上呈阵列排布的微发光二极管,且:(1)所述硅基底中集成了像素电路,用于驱动所述微发光二极管,所述像素电路包含金属-氧化物半导体场效应晶体管;(2)所述微发光二极管至少包含第一电极、多层非有机化合物和第二电极,所述非有机化合物由Ga、As、In、Al、Se、Zn、Si、P、N或C元素构成且可掺杂;(3)所述像素电路至少包含二值存储单元和驱动晶体管,所述驱动晶体管为N型或P型金属-氧化物半导体场效应晶体管,仅工作于开通或关断两种状态;(4)所述微发光二极管的一端连接至驱动晶体管的源极或漏极,另一端连接至电源、地或负电源;(5)所述微发光二极管的发光亮度与所述驱动晶体管在单位时间内的开通时间成正比,显示器

的灰度产生方式为数字脉宽调制,所述数字脉宽调制的方式为子场或子空间;(6)所述二值数字存储单元位于第一电压区,所述驱动晶体管位于第二电压区;(7)所述硅基底中还集成了行驱动电路和列驱动电路,用于产生像素电路的数字脉宽信号;(8)所述硅基底中还集成了接口电路,用于接受输入视频信号。

[0006] 进一步地,所述微发光二极管为水平结构或垂直结构。通过蒸发、溅射、剥离、刻蚀、CVD、键合、批量转移或打印工艺制作于硅基底上。

[0007] 进一步地,所述微发光二极管之间的间距不大于 $20\mu\text{m}$ ,当驱动晶体管处于开通状态时,流过单个微发光二极管的电流为 $0.1\mu\text{A}$ 至 $30\mu\text{A}$ 。

[0008] 进一步地,所述微发光二极管为一种单色器件或全彩器件。

[0009] 进一步地,所述微发光二极管具有至少一个公共电极,所述公共电极为阳极或阴极。

[0010] 进一步地,所述二值数字存储单元为动态存储器或静态存储器,所述动态存储器包含电容和至少一个选通晶体管,所述静态存储器不包含寄生电容的电容且至少包含一个双稳态电路。

[0011] 进一步地,所述第一电压区不高于 $3.3\text{V}$ ,所述第二电压区不高于 $5\text{V}$ 。

[0012] 进一步地,所述行驱动电路采用顺序方式依次使各行的行选通信号有效,或采用随机方式使任意行的行选通信号有效,所述随机方式为一种符合分形规律的方式。

[0013] 进一步地,所述列驱动电路采用移位寄存方式接受数据,位于像素阵列的单边或双边。

[0014] 进一步地,所述接口为一种传输数字电平信号或低压差分信号的电路,所述低压差分信号为通过两个引脚上的电压差值来表示数据的信号。

[0015] 本发明与现有技术相比较,具有如下显而易见的实质性特点和显著优点:

[0016] (1) 本发明比模拟驱动方式具有电路简单、速度快、刷新率高、精度高、衰减少等特点;

[0017] (2) 本发明针提供了一种双电压域的驱动方案,大幅降低电路功耗,可减轻散热问题,减小系统成本。

[0018] (3) 本发明的像素电路面积更小,更容易达到高分辨率,且减少基板芯片电路面积成本。

[0019] (4) 本发明采用低压差分传输接口,增大了数据传输量,降低接口功耗,同时避免信号干扰问题。

## 附图说明

[0020] 图1为本发明的一个较佳实施例的半导体显示器结构图;

[0021] 图2为本发明的另一个较佳实施例的子场扫描法的波形;

[0022] 图3为本发明的另一个较佳实施例的分形扫描法的波形;

[0023] 图4为本发明的另一个较佳实施例的横向结构的半导体显示器侧向截面图;

[0024] 图5为本发明的另一个较佳实施例的垂直结构的半导体显示器侧向截面图;

[0025] 图6为本发明的另一个较佳实施例的公共电极示意图;

[0026] 图7为本发明的另一个较佳实施例的公共电极示意图;

- [0027] 图8为本发明的另一个较佳实施例的公共电极示意图；  
[0028] 图9为本发明的另一个较佳实施例的公共电极示意图；  
[0029] 图10为本发明的另一个较佳实施例的二值存储单元的示意图；  
[0030] 图11为本发明的另一个较佳实施例的二值存储单元的示意图。

### 具体实施方式

[0031] 以下参考说明书附图介绍本发明的多个优选实施例,使其技术内容更加清楚和便于理解。本发明可以通过许多不同形式的实施例来得以体现,本发明的保护范围并非仅限于文中提到的实施例。

[0032] 在附图中,结构相同的部件以相同数字标号表示,各处结构或功能相似的组件以相似数字标号表示。附图所示的每一组件的尺寸和厚度是任意示出的,本发明并没有限定每个组件的尺寸和厚度。为了使图示更清晰,附图中有些地方适当夸大了部件的厚度。

[0033] 实施例一:

[0034] 本实施例公开了一种数字驱动的半导体显示器件,如图1所示,包含了硅基底10以及制做于硅基底10上呈阵列排布的微发光二极管11,硅基底10中集成了像素电路12,用于驱动微发光二极管11,所述像素电路12包含金属-氧化物半导体场效应晶体管;像素电路12和微发光二极管11呈现一一对应关系;硅基底10优选为单晶硅晶圆或切割后的单晶硅芯片。

[0035] 所述微发光二极管11包含第一电极、多层非有机化合物和第二电极,所述非有机化合物由Ga、As、In、Al、Se、Zn、Si、P、N或C元素构成且可掺杂,化合物优选为GaAs、GaAsP、AlGaAs、AlGaInP、GaInN、AlGaP、AlGaN、GaP:ZnO、InGaN、GaN、GaP、ZnSe、Al<sub>2</sub>O<sub>3</sub>、ZnO、SiC、AnN,掺杂优选为Si、Mg、Zn、As、In、C离子掺杂。

[0036] 所述像素电路12至少包含二值存储单元13和驱动晶体管14,所述驱动晶体管14为N型或P型金属-氧化物半导体场效应晶体管,仅工作于开通或关断两种状态。

[0037] 所述微发光二极管11的一端连接至驱动晶体管14的源极或漏极,另一端连接至电源、地或负电源;

[0038] 所述微发光二极管11的发光亮度与所述驱动晶体管14在单位时间内的开通时间成正比,显示器的灰度产生方式为数字脉宽调制,所述数字脉宽调制的方式为子场或子空间。特别地,所述子场为一帧数据中拥有相同比特位数据的位平面,按子场扫描的方法可降低数据重复传送的次数,提高帧率和分辨率。所述子空间为若干行数据中拥有相同比特位数据的位平面,按子空间扫描的法可支持分形扫描、植入扫描、原子扫描等技术,可最大限度地利用传输时间间隔,使传输效率达到100%。图2示意了子场扫描技术的数字脉宽调制波形,横坐标为行扫描时间,纵坐标为行,子场数为4,顺序为8-4-2-1,灰度为16级,子场数和顺序可以根据具体应用调整,灰度为子场数的2次幂。图3示意了分形扫描技术的数字脉宽调制波形。横坐标为行扫描时间,纵坐标为子空间,灰度为16级。分形扫描采用了和子场不同序列,使等待时间完全消除。

[0039] 所述二值数字存储单元13位于第一电压区,所述驱动晶体管14位于第二电压区。

[0040] 所述硅基底10中还集成了行驱动电路21和列驱动电路22,用于产生像素电路的数字脉宽信号。所述行驱动电路21用于产生像素电路的选通信号31,所述列驱动电路22用于

产生像素电路的数据信号32,当选通信号31有效时,数据信号32的信息被写入二值数字存储单元13。

[0041] 所述硅基底10中还集成了接口电路23,用于接受输入视频信号33。

[0042] 实施例二:

[0043] 本实施例与实施例一基本相同,不同之处在于,所述微发光二极管11为水平结构,其特征为微发光二极管11的两个电极(第一电极43和第二电极42)在多层非有机化合物层41(发光层)同侧,如图4所示,第一电极43通过通孔44连接至像素电路12,第二电极42通过通孔45连接至像素电路12,所述第一电极43和第二电极42为导电金属。

[0044] 进一步地,多层非有机化合物层41优选为至少包含自下而上(或自上而下)的N型掺杂层(例如n-GaN)、MQW层(多重量子阱)、P型掺杂层(例如p-GaN),或者包含更多层以优化性能。更进一步地,微发光二极管11通过蒸发、溅射、剥离、刻蚀(包含湿法或ICP等工艺)、CVD(包含LPCVD、PECVD、MOCVD等工艺)、键合、批量转移或打印工艺制作于包含有像素电路12的半导体硅基底10上。

[0045] 进一步地,所述通孔44和通孔45的横向截面积为 $0.04$ 至 $4\mu\text{m}^2$ ,优选为 $1\mu\text{m}^2$ 。

[0046] 进一步地,第一电极43和第二电极42其中一个连接至像素电路12中驱动晶体管14的源极或漏极,另一个连接公共电极,所述公共电极通过引线引至像素电路12外部。

[0047] 在另一个优选例中,与实施例一基本相同,不同之处在于,所述微发光二极管11为垂直结构,其特征为微发光二极管11的两个电极(第一电极43和第二电极42)在多层非有机化合物层41(发光层)两侧,如图5所示,第一电极43通过通孔44连接至像素电路12,第二电极42位于多层非有机化合物层41的顶部,所述第一电极43与第二电极42为导电金属。

[0048] 进一步地,多层非有机化合物层41优选为至少包含自下而上(或自上而下)的N型掺杂层(例如n-GaN)、MQW层(多重量子阱)、P型掺杂层(例如p-GaN),或者包含更多层以优化性能。更进一步地,微发光二极管11通过蒸发、溅射、剥离、刻蚀(包含湿法或ICP等工艺)、CVD(包含LPCVD、PECVD、MOCVD等工艺)、键合、批量转移或打印工艺制作于包含有像素电路12的半导体硅基底10上。

[0049] 进一步地,所述通孔44的横向截面积为 $0.04$ 至 $4\mu\text{m}^2$ ,优选为 $1\mu\text{m}^2$ 。

[0050] 进一步地,第一电极43和第二电极42其中一个连接至像素电路12中驱动晶体管14的源极或漏极,另一个连接公共电极,所述公共电极通过引线引至像素电路12外部。

[0051] 实施例三:

[0052] 本实施例与实施例一基本相同,不同之处在于,所述微发光二极管11之间的间距不大于 $20\mu\text{m}$ ,优选为 $5\sim 10\mu\text{m}$ ,当驱动晶体管14处于开通状态时,流过单个微发光二极管11的电流为 $0.1\mu\text{A}$ 至 $30\mu\text{A}$ ,优选为 $1\sim 5\mu\text{A}$ 。

[0053] 实施例四:

[0054] 本实施例与实施例一基本相同,不同之处在于,所述微发光二极管11为一种单色器件或全彩器件。单色器件指阵列中所有的微发光二极管11发出相同波长光的器件,全彩器件指阵列中若干相邻微发光二极管11形成像素,所述像素包含2至4个微发光二极管11并形成RG/RB/GB/RGB/RGBW组合(R:红色、G:绿色、B:蓝色、W:白色),像素中的每个微发光二极管可发出不同波长的单色光(红色、绿色、蓝色),或发出相同波长的白色并通过RGB滤色片形成彩色像素。

[0055] 在另一个优选例中,与实施例一基本相同,不同之处在于,包含了像素分辨率为 $640 \times 480$ 以上的硅基微发光二极管显示器,尤其是 $800 \times 600$ 、 $1024 \times 768$ 、 $1280 \times 1024$ 、 $1280 \times 768$ 、 $1366 \times 768$ 、 $1920 \times 1080$ 、 $1920 \times 1200$ 、 $2560 \times 1440$ 、 $3840 \times 2560$ 、 $1600 \times 1600$ 、 $2048 \times 2048$ 等分辨率的硅基微发光二极管显示器,所述像素为单色或彩色像素。

[0056] 实施例五:

[0057] 本实施例与实施例一或四基本相同,不同之处在于,所述微发光二极管11具有至少一个公共电极。

[0058] 在另一个优选例中,与实施例一或四基本相同,不同之处在于,所述公共电极为阴极并连接至共阴极51,微发光二极管11的阳极接至驱动晶体管14的源端(或漏端),驱动晶体管14的漏端(或源端)直接(或间接)连接至第二电压区电源52,如图6所示。所述阴极51连接至0V或可调节的负电压。

[0059] 在另一个优选例中,与实施例一或四基本相同,不同之处在于,所述公共电极为阳极并连接至第二电压区电源53,微发光二极管11的阴极接至驱动晶体管的漏端(或源端),驱动晶体管14的源端(或漏端)直接(或间接)连接至公共阴极54,如图7所示。所述公共阴极54连接至0V或可调节的负电压。

[0060] 在另一个优选例中,与实施例一或四基本相同,不同之处在于,所述微发光二极管11为全彩器件,红色微发光二极管、绿色微发光二极管、蓝色微发光二极管具有各自独立的公共电极,所述公共电极为阴极,分别连接至红色阴极60,绿色阴极61和蓝色阴极62,微发光二极管11的阳极接至驱动晶体管14的源端(或漏端),驱动晶体管14的漏端(或源端)直接(或间接)连接至电源52,如图8所示。所述红色阴极60或绿色阴极61或蓝色阴极62连接至0V或可调节的负电压。

[0061] 在另一个优选例中,与实施例一或四基本相同,不同之处在于,所述微发光二极管11为全彩器件,红色微发光二极管、绿色微发光二极管、蓝色微发光二极管具有各自独立的公共电极,所述公共电极为阳极,分别连接至红色阳极63,绿色阳极64和蓝色阳极65,微发光二极管11的阴极接至驱动晶体管14的漏端(或源端),驱动晶体管14的源端(或漏端)直接(或间接)连接至公共阴极54,如图9所示。所述公共阴极54连接至0V或可调节的负电压。

[0062] 实施例六:

[0063] 本实施例与实施例一基本相同,不同之处在于,所述二值数字存储单元为动态存储器,所述动态存储器包含电容和至少一个选通晶体管M1,结构如图10所示,M1的栅极连接至行选通信号31,M1的漏极(或源极)连接至数据信号32,M1的源极(或漏极)作为输出Vout,连接至驱动晶体管14的栅极,并连接至电容的一端,电容的另一端连接至电源或地,所述电容类型为PIP(多晶硅-绝缘层-多晶硅)、MIM(金属-绝缘层-金属)、MOM(金属-氧化物-金属)、深沟道电容、堆叠电容或MOS寄生电容。其他具有电容存储特性的电路也可以作为动态存储器的实施例,其特征在于,显示数据存储于电容中。

[0064] 在另一个优选例中,与实施例一基本相同,不同之处在于,所述二值数字存储单元为静态存储器,所述静态存储器不包含电容且至少包含一个双稳态电路。特别的,如图11所示,所述静态存储器包含6个晶体管,输入管M5和M6的栅极连接至行选通信号31,M5和M6的源极(或漏极)连接至数据信号32,M1/M4或M3/M4的栅极作为输出Vout,连接至驱动晶体管14的栅极。其他具有双稳态特性的电路也可以作为静态存储器的实施例,包括具有4至8个

晶体管的静态存储器结构,其特征在于,显示数据存储于双稳态电路中。

[0065] 实施例七:

[0066] 本实施例与实施例一基本相同,不同之处在于,所述第一电压区不高于3.3V,优选为1.1V~1.8V,所述第二电压区不高于5V,优选为2.5~3.5V,且第二电压区中的驱动晶体管14位于高压阱(N阱或P阱)中。

[0067] 实施例八:

[0068] 本实施例与实施例一基本相同,不同之处在于,所述行驱动电路采用顺序方式依次使各行的行选通信号有效,实现方式为具有一个输出有效位的移位寄存器。

[0069] 在另一个优选例中,与实施例一基本相同,不同之处在于,采用随机方式使任意行的行选通信号31有效,所述随机方式为一种符合分形规律的方式。进一步地,行驱动电路还包含了行暂存器和行译码器,所述行暂存器用于锁存视频信号33中的行数据,所述译码器将行暂存器锁存的行数据译码为具体的某一行,使该行有效,从而完成行的随机选定。

[0070] 实施例九:

[0071] 本实施例与实施例一基本相同,不同之处在于,所述列驱动电路采用移位寄存方式接受数据,所述列驱动电路位于像素阵列的上、下、左、右的一边。

[0072] 在另一个优选例中,与实施例一基本相同,不同之处在于,所述列驱动电路采用移位寄存方式接受数据,所述列驱动电路位于像素阵列的上边和下边(或左边和右边),分为对应了奇数列驱动电路和偶数列驱动电路,所述奇数列驱动电路用于产生奇数列数据信号,所述偶数列驱动电路用于产生偶数列数据信号。

[0073] 实施例十:

[0074] 本实施例与实施例一基本相同,不同之处在于,所述接口为一种传输数字电平信号的电路。

[0075] 在另一个优选例中,与实施例一基本相同,不同之处在于,所述接口为一种传输低压差分信号的电路,所述低压差分信号为通过两个引脚上的电压差值来表示数据的信号,低压差分信号电压不高于1.8V,每个时钟周期接受至少1个像素的数据,优选为接受4~8个像素数据以加快传输速度,每对低压差分信号的传输速度不小于500Mbps。

[0076] 在其它实施例中,已以相对高层次描述了公知的方法、过程、系统、部件和/或电路,而没有细节,以避免不必要地模糊本公开的各方面。上述实施例阐述了许多具体细节以提供对本发明的透彻理解,但这仅是为清楚地说明本发明实施的举例,而并非对实施方式的限定。对于所属领域的普通技术人员而言,在上述说明的基础上还可以做出其它不同形式的变化或变动,或没有这些细节也可实践本公开,这里无需也无法对所有的实施方式予以穷举。而由此所引伸出的显而易见的变化或变动仍处于本发明创造的保护范围之内。

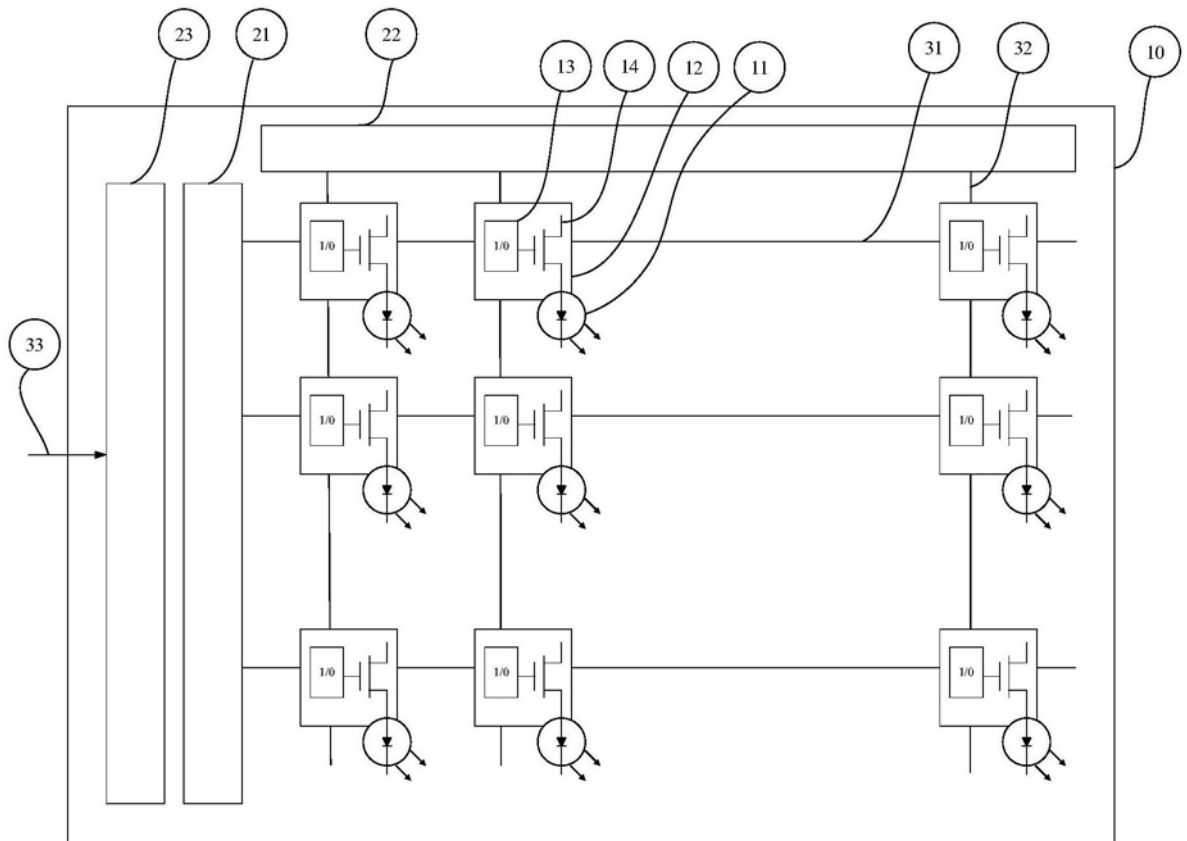


图1

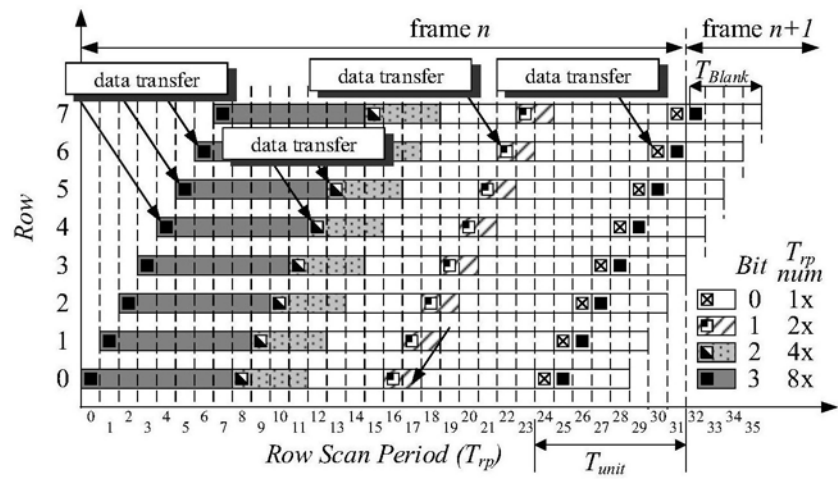


图2

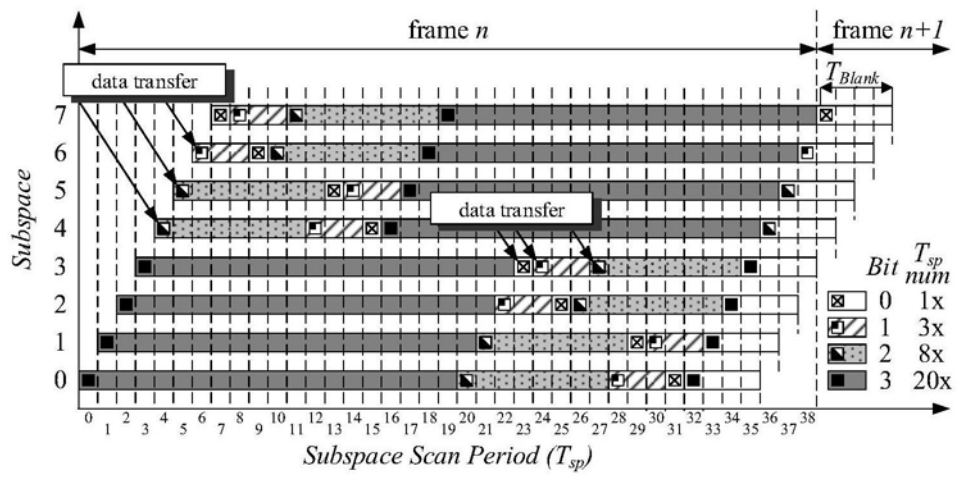


图3

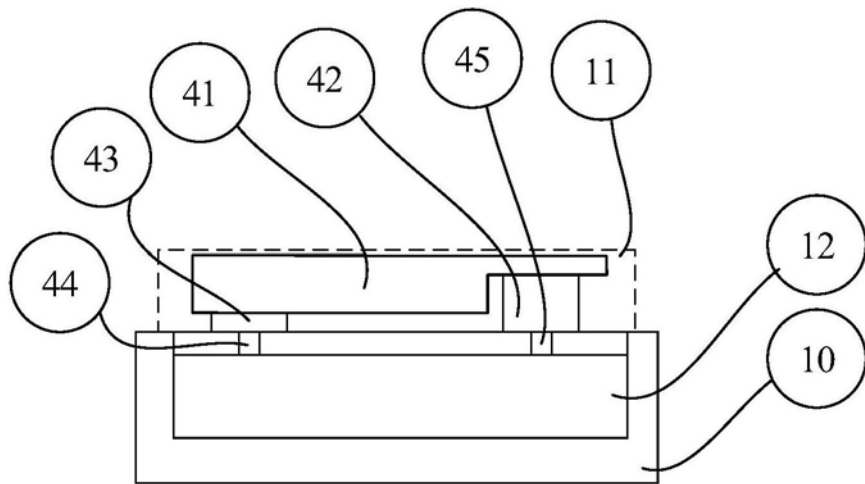


图4

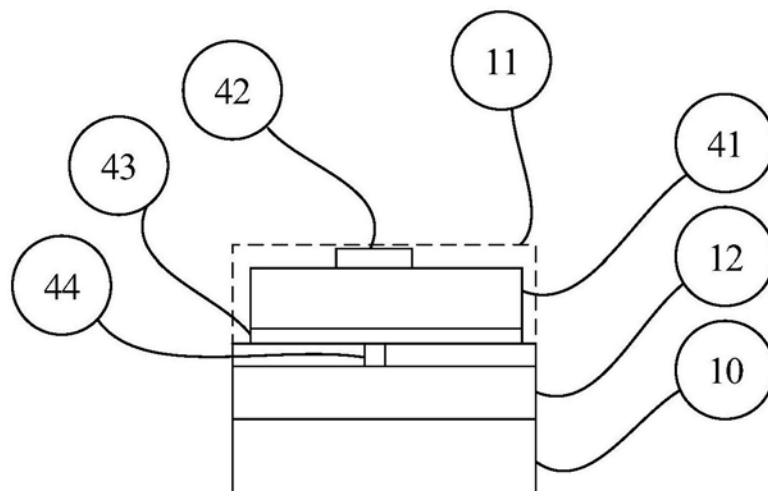


图5

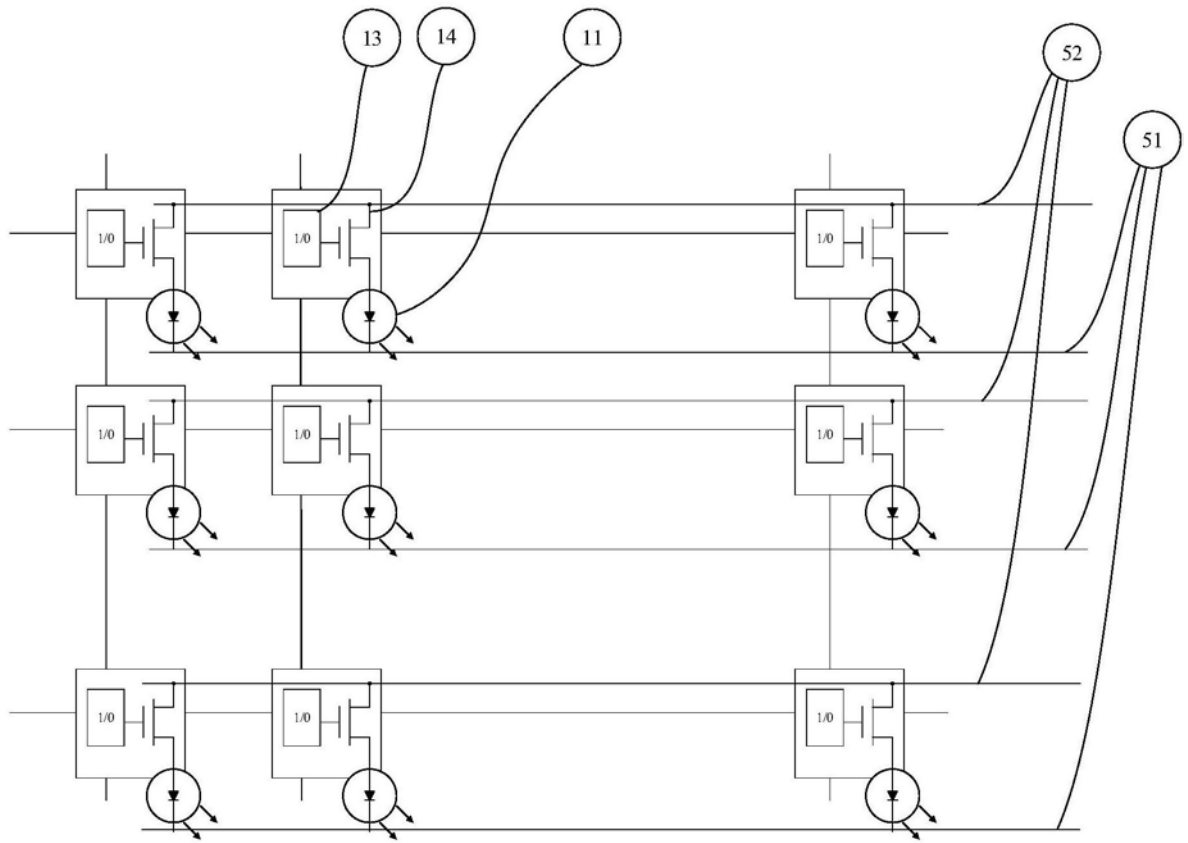


图6

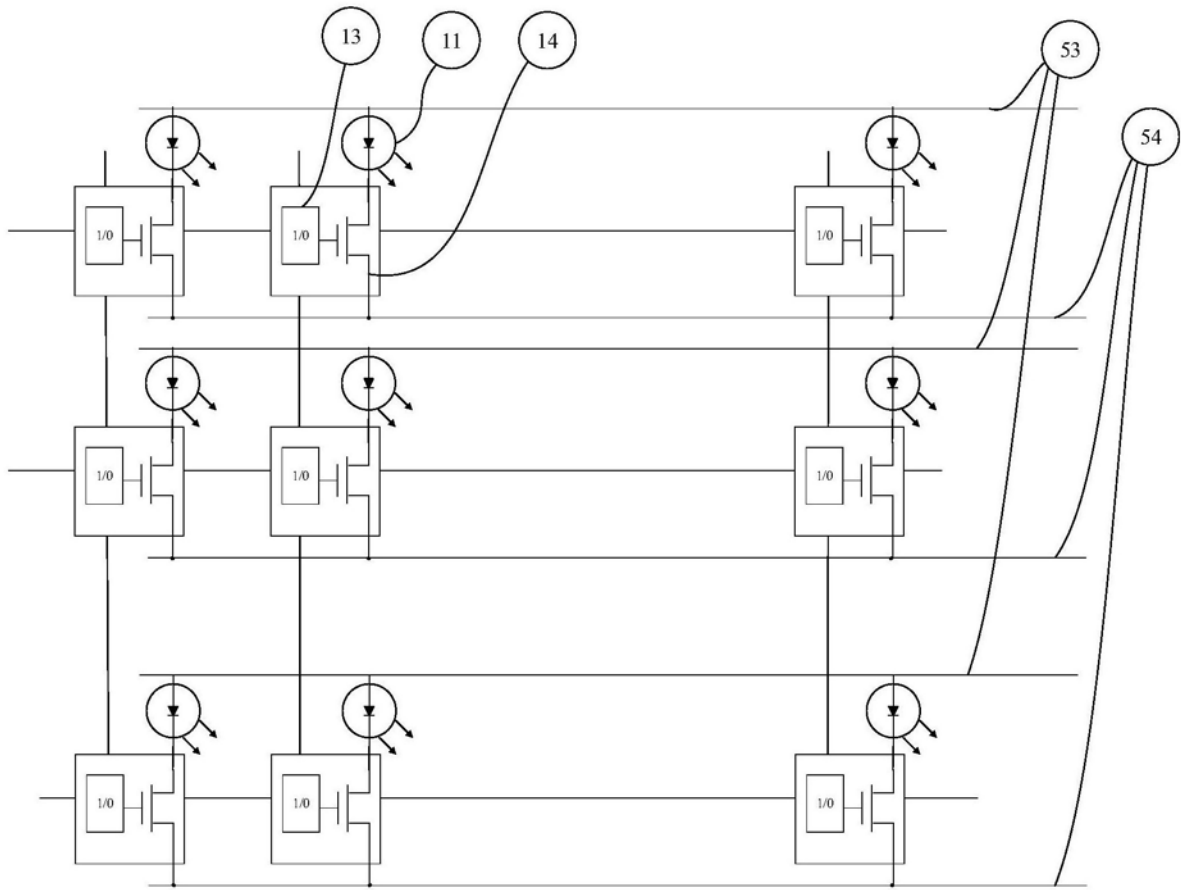


图7

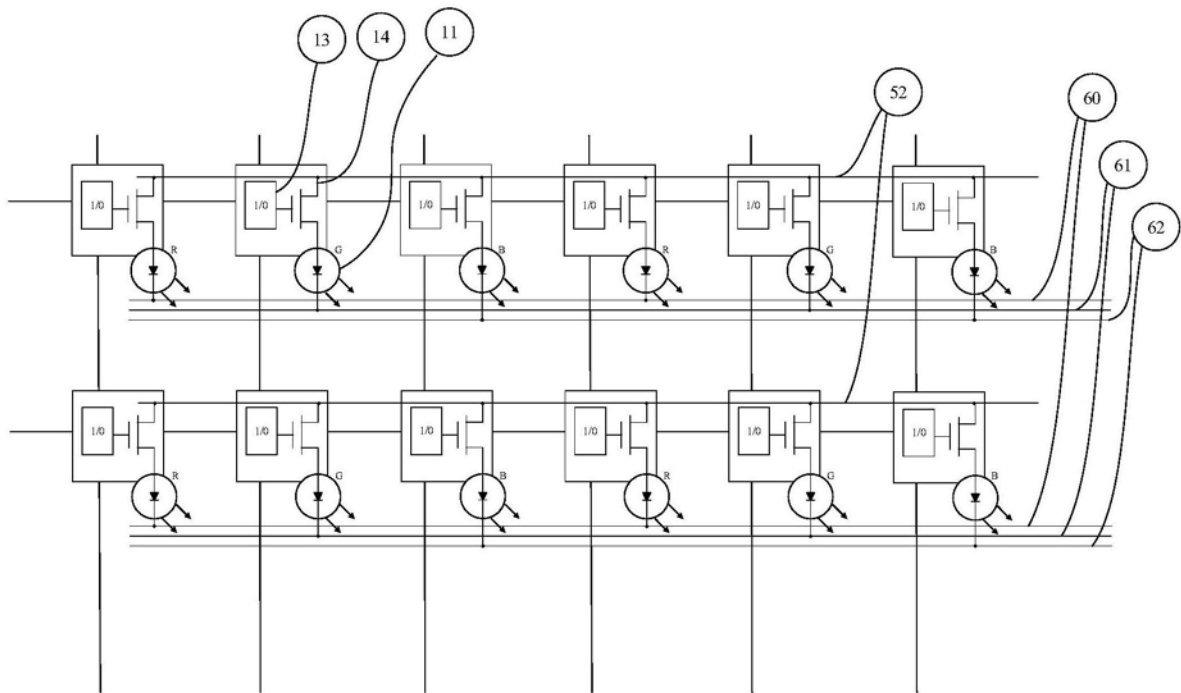


图8

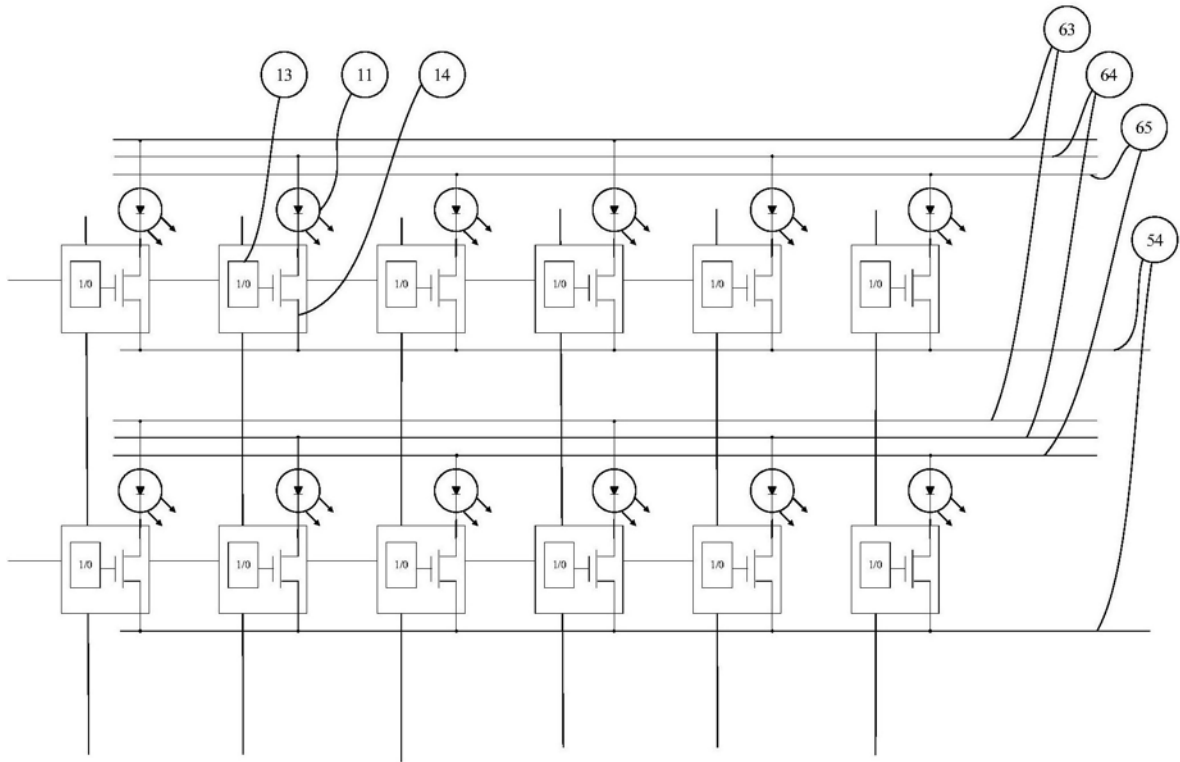


图9

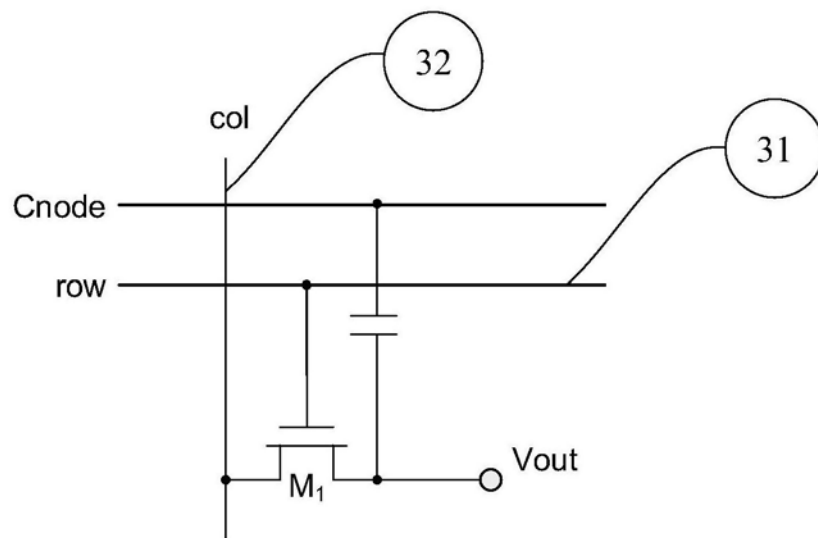


图10

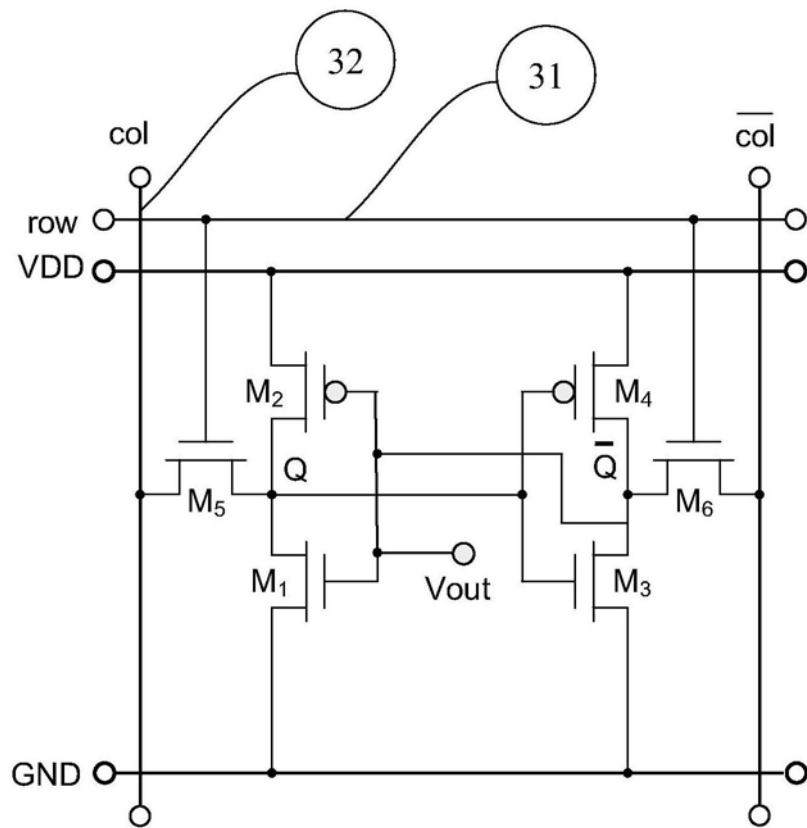


图11

|                |                                                |         |            |
|----------------|------------------------------------------------|---------|------------|
| 专利名称(译)        | 一种数字驱动的半导体显示器件                                 |         |            |
| 公开(公告)号        | <a href="#">CN107038994A</a>                   | 公开(公告)日 | 2017-08-11 |
| 申请号            | CN201710409172.8                               | 申请日     | 2017-06-02 |
| [标]申请(专利权)人(译) | 南京迈智芯微光电科技有限公司                                 |         |            |
| 申请(专利权)人(译)    | 南京迈智芯微光电科技有限公司                                 |         |            |
| 当前申请(专利权)人(译)  | 南京迈智芯微光电科技有限公司                                 |         |            |
| [标]发明人         | 季渊<br>刘万林<br>黄舒平                               |         |            |
| 发明人            | 季渊<br>刘万林<br>黄舒平                               |         |            |
| IPC分类号         | G09G3/32                                       |         |            |
| CPC分类号         | G09G3/32                                       |         |            |
| 代理人(译)         | 郑立                                             |         |            |
| 其他公开文献         | CN107038994B                                   |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a> |         |            |

#### 摘要(译)

本发明公开了一种数字驱动的半导体显示器件，至少包含硅基底以及制作于硅基底上呈阵列排布的微发光二极管，且：微发光二极管至少包含第一电极、多层非有机化合物和第二电极，像素电路至少包含二值存储单元和驱动晶体管，驱动晶体管为N型或P型金属-氧化物半导体场效应晶体管，仅工作于开通或关断两种状态；微发光二极管的一端连接至驱动晶体管的源极或漏极，另一端连接至电源、地或负电源；微发光二极管的发光亮度与驱动晶体管在单位时间内的开通时间成正比，显示器的灰度产生方式为数字脉宽调制，数字脉宽调制的方式为子场或子空间；二值数字存储单元位于第一电压区，驱动晶体管位于第二电压区。

